

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-201745

(43)Date of publication of application : 04.08.1995

(51)Int.Cl.

H01L 21/205

H01L 21/02

(21)Application number : 05-336984

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 28.12.1993

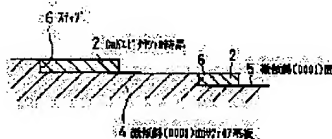
(72)Inventor : SAKAGUCHI HARUNORI
NAKAZONO RYUICHI
UNNO TSUNEHIRO
KUMA SHOJI

(54) SEMICONDUCTOR WAFER AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To notably improve the purity and crystallizability of GaN epitaxial crystal while manufacturing high concentration p type GaN in as grown state by tilting the deposited surface of (0001) surfaced sapphire substrate.

CONSTITUTION: Fine oblique (0001) surfaced sapphire single crystal substrate 4 can be formed by mirror polishing the (0001) surface of tilted by several degrees in (21°1°0) direction or (011°0) direction. At this time, numerous steps 6 exist on the fine oblique (0001) surface 5. Accordingly, the step flow mode deposition of GaN epitaxial crystal 2 using the step end as the cardinal point can be easily attained thereby enabling the crystalline defects to be notably diminished.



LEGAL STATUS

[Date of request for examination] 16.09.1998

[Date of sending the examiner's decision of rejection] 25.07.2000

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(51) Int. Cl. ⁴ H 0 1 L 21/205 21/02	識別記号 B	庁内整理番号	F I	技術表示箇所
---	-----------	--------	-----	--------

審査請求 未請求 請求項の数 5 O L (全 5 頁)

(21) 出願番号	特願平5-338984	(71) 出願人	000005120 日立電線株式会社 東京都千代田区丸の内二丁目1番2号
(22) 出願日	平成5年(1993)12月28日	(72) 発明者	坂口 春典 茨城県土浦市木田余町3550番地 日立電線株式会社アドバンスリサーチセンタ内
		(72) 発明者	中國 隆一 茨城県土浦市木田余町3550番地 日立電線株式会社アドバンスリサーチセンタ内
		(72) 発明者	海野 恒弘 茨城県土浦市木田余町3550番地 日立電線株式会社アドバンスリサーチセンタ内
		(74) 代理人	弁理士 松本 孝

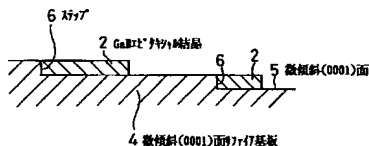
最終頁に続く

(54) 【発明の名称】 半導体ウェハ及びその製造方法

(57) 【要約】

【目的】(0001)面サファイア基板の成長面を傾斜することによって、GaNエピタキシャル結晶の純度及び結晶性を大幅に向上し、かつ高濃度p型GaNをアズグロウンの状態で得る。

【構成】サファイア単結晶基板の(0001)面を<21*1*0>方向もしくは<011*0>方向に数度傾けて鏡面研磨することにより、微傾斜(0001)面サファイア単結晶基板4とする。微傾斜(0001)面5には多くのステップ6が存在する。このためステップ端を基点としたGaNエピタキシャル結晶2のステップフローモード成長が容易に実現する。その結果、結晶欠陥が大幅に低減する。



【特許請求の範囲】

【請求項1】(0001)面を<21* 1* 0>(以下、1* は上にバーの付いた1を意味する。)方向もしくは<011* 0>方向に微傾斜した鏡面を有するサファイア結晶基板の微傾斜(0001)面上に、窒化ガリウム(GaN)、窒化アルミニウム(AlN)、窒化インジウム(InN)、またはこれらの混晶のp型、n型、またはi型薄膜の単層もしくは多層の結晶が積層されている半導体ウェハ。

【請求項2】(0001)面を<21* 1* 0>方向もしくは<011* 0>方向に微傾斜した鏡面を有するサファイア結晶基板の微傾斜(0001)面上に、GaNバッファ層、p型GaN層、n型GaN層が積層されている半導体ウェハ。

【請求項3】サファイア結晶基板の(0001)面を微傾斜したまま鏡面研磨し、その上に半導体の単層もしくは多層構造のエピタキシャル層を成長することを特徴とする半導体ウェハの製造方法。

【請求項4】サファイア結晶基板上にバッファ層を成長し、その上にp型GaN層、n型GaN層を成長してpn構造のGaNエピタキシャル結晶を気相成長する工程を有する半導体ウェハの製造方法において、上記サファイア結晶基板に、(0001)面を<21* 1* 0>方向もしくは<011* 0>方向に微傾斜した面を鏡面とするサファイア結晶基板を用いたことを特徴とする半導体ウェハの製造方法。

【請求項5】上記微傾斜角度が2°~10°のいずれかである請求項1もしくは2に記載の半導体ウェハ、または請求項3もしくは4に記載の半導体ウェハの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、サファイア結晶基板上にGa、Al、In等の窒化薄膜結晶を形成した半導体ウェハ及びその製造方法に関する。

【0002】

【従来の技術】GaN及びその関連化合物によるLED、LDやHEMTなどの素子の実現が期待されている。

【0003】GaN、AlN、InNはサファイア単結晶のC-面、即ち(0001)面の鏡面に研磨された面上にエピタキシャル成長されている。

【0004】エピタキシャル成長は主に気相成長により行なわれている。特に有機金属気相エピタキシー(MOVPE)法が多く用いられているが、化学気相エピタキシー(VPE)法、分子線エピタキシー(MBE)法や、これらに光助起やアラスマを用いたものも用いられている。

【0005】MOVPE法では、前述のサファイア単結晶基板を水素もしくは窒素雰囲気中で1000℃程度に

加熱し、トリメチルガリウム(TMG)とアンモニア(NH₃)のガスを流すことにより、GaNのエピタキシャル薄膜を成長している。

【0006】AlNやInNの場合は、各々TMGの代わりにトリメチルアルミニウム(TMA)やトリメチルインジウム(TMI)を流して成長する。

【0007】従来、サファイア基板上に、AlNやGaNの100~1000Å程度の薄膜を600℃程度の低温で成長する。これを1000℃程度に加熱して熱処理し、その後その温度でGaNを成長することにより、GaN層の品質が向上することが報告されており、キャリア濃度が $4 \times 10^{16} \sim 2 \times 10^{17} \text{ cm}^{-3}$ 程度のn型のアンドープGaNエピタキシャル結晶が得られている(公知例1、2)。

【0008】また、亜鉛(Zn)やマグネシウム(Mg)を添加したGaNを電子線で照射処理することや(公知例1、3)、不活性ガス中でアニールすることにより(公知例4) $1 \times 10^{17} \sim 6 \times 10^{18} \text{ cm}^{-3}$ のキャリア濃度のp型GaNエピタキシャル結晶が得られている。

【0009】公知例1:「高輝度青色発光のための電子材料技術、田口編、P51~58、1991年12月発行(サイエンスフォーラム社)」

公知例2: S. NAKAMURA: J. J. A. P. VOL30, No10A, 1991, ppL1705~L1707

公知例3: S. NAKAMURA: J. J. A. P. VOL30, No10A, 1991, ppL1708~L1711

30 公知例4: S. NAKAMURA: J. J. A. P. vol31, (1992) pp1258~11266 Part1, No. 5A

【0010】

【発明が解決しようとする課題】前述した従来方法で成長したGaN結晶は、低温成長バッファ層を介在させてもまだ純度や結晶性が不十分である。

【0011】また、高濃度のn型GaN(ここで高濃度とはキャリア濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以上をいう)エピタキシャル結晶は、Siドープなどにより容易に得られているのに対して、高濃度のp型GaNエピタキシャル結晶は電子線照射や成長後の熱処理によって一部実験的に得られているものの、これらの後処理なしにいわゆるアズグロウン(as grown)の状態でも容易に得られるまでには致っていない。

【0012】本発明者等は、従来は基板の成長面については全く未検討で、傾斜していない(0001)面サファイア基板のみを用いて専らエピタキシャル成長法の改良及び成長結晶の後処理により品質の改善を行っていた点に着目し、観点を変えて基板の成長面について鋭意検討したところ、成長面を傾斜させると大幅な品質向上

がはかれるという知見を得た。

【0013】したがって本発明の目的は、成長面を傾斜することによって、上述した従来技術の問題点を解決し、純度及び結晶性が大幅に向上し、かつ高濃度p型ドーピングが可能となるGa_{0.9}N及び関連化合物(Al_{0.1}N、In_{0.1}N及びこれらとGa_{0.9}Nの混晶)の半導体ウェハ及びその製造方法を提供することにある。

【0014】

【課題を解決するための手段】本発明は、Ga_{0.9}N等をエビタキシャル成長させる基板としてサファイア単結晶基板の(0001)面を所定品軸方向に傾けて鏡面研磨した、いわゆる微傾斜面の基板を用いている。この微傾斜(0001)面上にGa_{0.9}N等をエビタキシャル成長させることにより高品質な高濃度p型Ga_{0.9}N及び関連化合物のエビタキシャル結晶を実現したものである。

【0015】すなわち、本発明の半導体ウェハは、(0001)面を<21*1*0>方向もしくは<011*0>方向に微傾斜した鏡面を有するサファイア結晶基板の微傾斜(0001)面上に、窒化ガリウム(GaN)、窒化アルミニウム(AlN)、窒化インジウム(InN)、またはこれらの混晶のp型、n型、またはi型薄膜の単層もしくは多層の結晶が積層されているものである。

【0016】また本発明の半導体ウェハは、(0001)面を<21*1*0>方向もしくは<011*0>方向に微傾斜した鏡面を有するサファイア結晶基板の微傾斜(0001)面上に、Ga_{0.9}Nバッファ層、p型Ga_{0.9}N層、n型Ga_{0.9}N層が順次積層して、青色発光ダイオード用ウェハとしたものである。

【0017】また、本発明の半導体ウェハの製造方法は、サファイア単結晶基板の(0001)面を微傾斜したまま鏡面研磨し、その上にウェハの単層もしくは多層構造のエビタキシャル層を成長するようにしたものである。

【0018】また、本発明の半導体ウェハの製造方法は、サファイア結晶基板上にバッファ層を成長し、その上にp型Ga_{0.9}N層、n型Ga_{0.9}N層を成長してpn構造のGa_{0.9}Nエビタキシャル結晶を気相成長する工程を有する半導体ウェハの製造方法において、サファイア結晶基板に、(0001)面を<21*1*0>方向もしくは<011*0>方向に微傾斜した面を鏡面とするサファイア結晶基板を用いたものである。

【0019】これら半導体ウェハ、及び半導体ウェハの製造方法において、微傾斜角度は2°~10°のいずれかであることが好ましい。

【0020】ものである。

【0021】

【作用】従来の(0001)面サファイア基板上に成長したGa_{0.9}Nエビタキシャル結晶には、窒素の抜けた空孔や他の結晶欠陥が多く存在し、これがアンドープGa_{0.9}N

の純度が良くない原因や、p型Ga_{0.9}Nが容易に得られない原因の一つとなっていると考えられる。

【0022】これらの結晶欠陥は結晶のエビタキシャル成長中に発生すると考えられる。すなわち、Ga_{0.9}N/サファイア系結晶ではサファイア基板とGa_{0.9}N結晶の格子定数等の物性がかなり異なるいわゆるヘテロエビタキシャル成長のため、図3に示すように、(0001)面サファイア単結晶基板1上の(0001)面3に成長するGa_{0.9}Nエビタキシャル結晶2は島状の三次元成長をしやすく、これが前記の欠陥を発生しやすくしていると考えられる。

【0023】これに対して、GaAs基板上のGaAsエビタキシャル成長のような同種基板上に成長するホモエビタキシャルでは、エビタキシャル成長モードが二次元成長となるため、結晶欠陥が非常に低減される。

【0024】ところで、前述した低温成長Al_{0.1}Nバッファや低温成長Ga_{0.9}Nバッファはこの二次元成長を促進する効果があると考えられるがまだ不十分である。二次元成長を実現するためには成長モードをステップフローモードにすることが有効である。

【0025】この点で、図1に示すように、本発明の微傾斜(0001)面サファイア単結晶基板4を用いると、微傾斜(0001)面5に多くのステップ6が存在するため、このステップ端を基点としたGa_{0.9}Nエビタキシャル結晶2のステップフローモード成長が容易に実現する。

【0026】したがって、二次元成長による良質なGa_{0.9}N及び関連化合物結晶を得ることができる。また、高濃度のp型Ga_{0.9}Nエビタキシャル結晶を電子線照射や成長後の熱処理などの後処理なしにアズグロウンの状態で容易に得られる一方、n型Ga_{0.9}Nエビタキシャル結晶の濃度もより高めることができる。

【0027】

【実施例】以下、本発明の半導体ウェハを、サファイア単結晶基板上の微傾斜面にAl、Ga等の窒化物薄膜結晶を気相形成した実施例について説明する。

【0028】<実施例1>

(0001)面を<21*1*0>方向に2°傾けて鏡面研磨したサファイア単結晶基板をMOVPE装置の反応炉中のグラファイトサセアタ上にセットし、高純度水素を十分流して炉内をバージした。

【0029】次に、水素ガスを炉内に流しながらサセアタを加熱して基板を1000℃以上に加熱し、10分以上保持した。その後、基板温度を600℃にし、TMAとNH₃を炉内に流していわゆる低温成長のAl_{0.1}Nバッファ層を50nm成長した。

【0030】そして、TMAの炉内への供給を止め、水素とNH₃を流したまま基板を1030℃に加熱し、その後TMGを炉内に流してGa_{0.9}Nを5μm成長した。このアンドープGa_{0.9}Nエビタキシャル結晶の電気特性を示

ール効果法により測定したところ、n型でキャリア濃度が $5 \times 10^{15} \text{cm}^{-3}$ 程度であり、従来に比べ大幅な純度向上が認められた。

【0031】なお、成長時の水素、 NH_3 、TMG、TMAの流量は各々、 $101/\text{min}$ 、 $51/\text{min}$ 、 $3 \text{cc}/\text{min}$ 、 $0.8 \text{cc}/\text{min}$ である。

【0032】<実施例2>

(0001)面を $\langle 21\bar{1} \ 1 \ 0 \rangle$ 方向へ 5° 及び 10° 傾けたサファイア基板を用いて実施例1と同様なエピタキシャル成長を評価を行なったところ、同様なキャリア濃度のアンドープGaN結晶が得られた。キャリア濃度は傾斜角度が大きいほど小さくなる傾向が見られた。

【0033】<実施例3>

(0001)面を $\langle 011\bar{1} \ 0 \ 0 \rangle$ 方向へ 2° 、 5° 、 10° と傾けたサファイア基板を用いて実施例1と同様なエピタキシャル成長を行なったところ実施例1、2と同様な結果が得られた。

【0034】<実施例4>実施例1で用いたAlNバッファ層の代りにGaNバッファ層を 600°C で 20nm 成長し、その他の条件は実施例1と全く同じ条件でアンドープGaN結晶を成長した。アンドープGaNエピタキシャル結晶のキャリア濃度はn型で $1 \times 10^{15} \text{cm}^{-3}$ 程度であり、実施例1より高純度の結晶が得られた。

【0035】<実施例5>本実施例は、図2に示すLED用p-n接合GaNエピタキシャル結晶ウェハの例である。(0001)面を $\langle 21\bar{1} \ 1 \ 0 \rangle$ 方向に 2° 傾けた面を端面とする微傾斜(0001)面サファイア単結晶基板4を用いてp-n構造のGaNエピタキシャル結晶7、8、9をMOVPE法により成長した。

【0036】実施例1と同様に基板4を 1050°C で水素ガスを流しながら加熱し、表面清浄化を行なった。次に 500°C に基板温度を下げて水素とTMGと NH_3 を流し低温度成長GaNバッファ層7を 25nm 成長した。次に水素と NH_3 を流しながら基板温度を 1030°C に上げ水素とTMGと NH_3 とビスクロロベンジエチルマグネシウム($\text{CP}_2 \text{Mg}$)を流してp型GaN層8を $2 \mu\text{m}$ 成長した。

【0037】引き続き水素とTMGと NH_3 とジシラン(Si_2H_6)を流し、n型GaN層9を $2 \mu\text{m}$ 成長した。その後 NH_3 と水素を流しながら結晶を冷却し $600^\circ\text{C} \sim 800^\circ\text{C}$ になった時点で水素と NH_3 を流すのを停止し、代りに高純度 N_2 ガスを流して室温まで冷却した。

【0038】ここで、水素、 NH_3 、TMG、 $\text{CP}_2 \text{Mg}$ 、 Si_2H_6 、 N_2 の各々の流量は、 $201/\text{min}$ 、 $51/\text{min}$ 、 $1 \text{cc}/\text{min}$ 、 $2 \text{cc}/\text{min}$ 、 $1 \times 10^{-4} \text{cc}/\text{min}$ 、 $201/\text{min}$ である。

【0039】成長した結晶のキャリア濃度はn型GaN層9がジシランによるSiドープで $5 \times 10^{18} \text{cm}^{-3}$ 、p型GaN層8がアズログロウン状態で $1 \times 10^{18} \text{cm}^{-8}$ であ

り、ともに $1 \times 10^{18} \text{cm}^{-3}$ を超えるはるかに高い高キャリア濃度のp型GaN層、n型GaN層が得られた。

【0040】<実施例6>実施例5の成長、評価を、 $\langle 21\bar{1} \ 1 \ 0 \rangle$ 方向へ 5° 、 10° と各々傾けた基板や $\langle 011\bar{1} \ 0 \ 0 \rangle$ 方向へ 2° 、 5° 、 10° と傾けた基板についても行なったところ、実施例5と同様な結果を得た。

【0041】<他の実施例>なお、微傾斜(0001)面サファイア単結晶基板上に成長できる結晶としては、AlNやGaNの他にInN及びこれらの混晶やこれらを含む多層構造エピタキシャル結晶がある。

【0042】また、エピタキシャル成長法は、MOVPEの他にMBEやプラズマCVDなどの気相成長法を用いることもできる。

【0043】さらに、サファイア基板に代えてシリコンカーバイド(SiC)やシリコン基板などを用いたGaN及び関連化合物のエピタキシャル成長においても本発明の微傾斜面上成長は可能であり、エピタキシャル結晶の品質を向上させることができる。

【0044】

【発明の効果】

(1) 請求項1に記載の半導体ウェハによれば、結晶欠陥の少ない高品質なGaN及び関連化合物エピタキシャル結晶を実現できる。

【0045】(2) 請求項2に記載の半導体ウェハによれば、より高輝度の青色発光ダイオードを作ることができる。

【0046】(3) 請求項3に記載の半導体ウェハの製造方法によれば、サファイア基板上に結晶欠陥の少ない高品質な半導体エピタキシャル層を形成できる。

【0047】(4) 請求項4に記載の半導体ウェハの製造方法によれば、アズログロウン状態で高濃度のp型GaNを容易に実現できる。

【0048】(5) 請求項5に記載の発明によれば、微傾斜角を最適な値に規定したので、結晶欠陥のより少ない高品質なGaN及び関連化合物エピタキシャル結晶を実現できる。

【図面の簡単な説明】

【図1】本発明の半導体ウェハの実施例を説明するための微傾斜(0001)面サファイア基板上のGaNエピタキシャル結晶の二次元成長モード(ステップフローモード)を示す基板成長断面模式図。

【図2】本発明の半導体ウェハの実施例を説明するためのLED用p-n接合GaNエピタキシャル結晶ウェハの一例の断面図。

【図3】従来の(0001)面サファイア基板上のGaNエピタキシャル結晶の三次元成長モードを示す基板成長断面模式図。

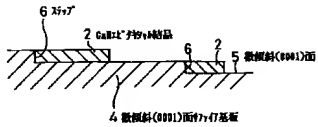
【符号の説明】

2 GaNエピタキシャル結晶

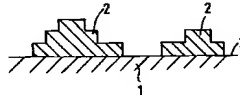
- 7
4 微傾斜(0001)面サファイア単結晶基板
5 微傾斜(0001)面
6 ステップ

- 8
7 低温成長Ga_{0.9}In_{0.1}Nバッファ層
8 p型Ga_{0.9}In_{0.1}N層
9 n型Ga_{0.9}In_{0.1}N層

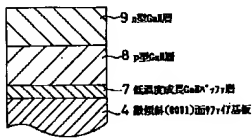
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 隈 彰二
茨城県土浦市木田余町3550番地 日立電線
株式会社アドバンスリサーチセンタ内